



ಕರ್ನಾಟಕ ಸರ್ಕಾರ

ಸಂಖ್ಯೆ: ಡಿಟಿಇ/04/ಸಿಸಿಟೆಕ್/2017-18

12713

ನಿರ್ದೇಶಕರವರ ಕಛೇರಿ
ತಾಂತ್ರಿಕ ಶಿಕ್ಷಣ ಇಲಾಖೆ
ಬೆಂಗಳೂರು-560 001
ದಿನಾಂಕ: 10-01-2018

VERILOG

-: ಸುತ್ತೋಲೆ :-


ವಿಷಯ: " **VERILOG** - LAB " ಎಂಬ ವಿಷಯದ ಅಲ್ಪಾವಧಿ ತರಬೇತಿ ಕಾರ್ಯಾಗಾರವನ್ನು ನಡೆಸಲು ಅನುಮೋದನೆ ನೀಡುವ ಬಗ್ಗೆ.

- ಉಲ್ಲೇಖ: 1. ಈ ಕಛೇರಿ ಸುತ್ತೋಲೆ ಪತ್ರ ಸಂಖ್ಯೆ:ಡಿಟಿಇ/10/ಸಿಸಿಟೆಕ್/2017-18/952,ದಿ:14-07-2017
 2. ಈ ಕಛೇರಿ ಸುತ್ತೋಲೆ ಪತ್ರ ಸಂಖ್ಯೆ:ಡಿಟಿಇ/26/ಸಿಸಿಟೆಕ್/2017-18, ದಿ:05-09-2017
 3. ಪ್ರಾಚಾರ್ಯರು, ಎಸ್. ಜೆ (ಸರ್ಕಾರಿ) ಪಾಲಿಟೆಕ್ನಿಕ್, ಬೆಂಗಳೂರು ಇವರ ಪತ್ರ ಸಂಖ್ಯೆ:ಎಸ್‌ಜೆಪಿ/ಸಿಸಿಟೆಕ್/2017-18, ದಿ:03-01-2018

ಮೇಲ್ಕಂಡ ವಿಷಯಕ್ಕೆ ಸಂಬಂಧಿಸಿದಂತೆ, ತಮ್ಮ ಸಂಸ್ಥೆಯ ಸಿಸಿಟೆಕ್ ಉಪಘಟಕದ ಮೂಲಕ ವಿವಿಧ ಪಾಲಿಟೆಕ್ನಿಕ್ ಹಾಗೂ ಇಂಜಿನಿಯರಿಂಗ್ ಕಾಲೇಜುಗಳಲ್ಲಿ ಕಾರ್ಯನಿರ್ವಹಿಸುತ್ತಿರುವ ಬೋಧಕ ಸಿಬ್ಬಂದಿ ವರ್ಗದವರಿಗೆ ದಿನಾಂಕ: 16-01-2018 ರಿಂದ 20-01-2018ರ ವರೆಗೆ " **VERILOG** - LAB " ಎಂಬ ವಿಷಯದ ಬಗ್ಗೆ ಉಲ್ಲೇಖ (1)ರ ಈ ಕಛೇರಿ ಸುತ್ತೋಲೆಯಲ್ಲಿನ ಷರತ್ತುಗಳನ್ನು ಕಡ್ಡಾಯವಾಗಿ ಪಾಲಿಸಲು ಮತ್ತು ಉಲ್ಲೇಖ (2)ರಂತೆ ತರಬೇತಿ ಸಂಸ್ಥೆ ಮತ್ತು ಅಭ್ಯರ್ಥಿಗಳ ನೊಂದಣಿಯನ್ನು ಆಧಾರ್ ಕಾರ್ಡ್ ಸಂಖ್ಯೆಯ ಜೊತೆಯಲ್ಲಿ www.kaushalkar.com ಆನ್ ಲೈನ್ ಮೂಲಕ ನೊಂದಾಯಿಸಲು ಕಡ್ಡಾಯಗೊಳಿಸಿದೆ ಹಾಗೂ ಸದರಿ ತರಬೇತಿಗೆ ನೊಂದಾಯಿಸಿಕೊಂಡ ಬೋಧಕ ಸಿಬ್ಬಂದಿ ವರ್ಗದವರ ಪಟ್ಟಿಗೆ ಇಲಾಖೆಯಿಂದ ಅನುಮತಿ ಪಡೆದು ನಂತರ ತರಬೇತಿ ಕಾರ್ಯಕ್ರಮ ನಡೆಸುವುದು ಮತ್ತು ಈ ತರಬೇತಿಯಿಂದ ಮುಂದಿನ ದಿನಗಳಲ್ಲಿ ಯಾವುದಾದರೂ ತಾಂತ್ರಿಕ ಸಮಸ್ಯೆಗಳು ಉಂಟಾಗದಂತೆ ಪ್ರಾಂಶುಪಾಲರು ಎಚ್ಚರಿಕೆ ವಹಿಸಬೇಕೆಂದು ಹಾಗೂ ಮುಂದೆ ತರಬೇತಿಯ ಸಾದಕ ಬಾದಕಗಳಿಗೆ ಪ್ರಾಂಶುಪಾಲರು ಹೊಣೆಗಾರರಾಗುತ್ತಾರೆ ಎಂಬ ಷರತ್ತಿಗೊಳಪಟ್ಟು ಉಲ್ಲೇಖ (3)ರ ಪತ್ರದಲ್ಲಿ ಕೋರಿರುವಂತೆ ಅಲ್ಪಾವಧಿ ತರಬೇತಿ ಕಾರ್ಯಕ್ರಮ ನಡೆಸಲು ಅನುಮೋದನೆ ನೀಡಲಾಗಿದೆ ಹಾಗೂ ಸದರಿ ಕೋರ್ಸ್‌ನಲ್ಲಿ ಭಾಗವಹಿಸುವ ಅಭ್ಯರ್ಥಿಗಳಿಗೆ ನೀಡಲಾಗುವ Course/Study Material (1Set) ಅನ್ನು ಜಂಟಿ ನಿರ್ದೇಶಕರು (ಸಿಡಿಪಿ) ವಿಭಾಗಕ್ಕೆ ಕಳುಹಿಸಲು ಸೂಚಿಸಿದೆ.

ಸದರಿ ತರಬೇತಿ ಕಾರ್ಯಕ್ರಮ ನಡೆಸಲಾದ ಒಂದು ತಿಂಗಳೊಳಗಾಗಿ ತರಬೇತಿಯ ಸಲುವಾಗಿ ಪಡೆದ ಶುಲ್ಕ ಖರ್ಚು ವೆಚ್ಚಗಳ ಪಟ್ಟಿ ಭಾಗವಹಿಸಿದ ಅಭ್ಯರ್ಥಿಗಳ ಪಟ್ಟಿಯೊಂದಿಗೆ ಸಮಗ್ರ ವರದಿಯನ್ನು ಹಾಗೂ ಲಾಭಾಂಶದ ಶೇ.25ರ ಮೊತ್ತವನ್ನು ಡಿ.ಡಿ. ಮೂಲಕ ತಾಂತ್ರಿಕ ಶಿಕ್ಷಣ ನಿರ್ದೇಶನಾಲಯ /ಕಾರ್ಯದರ್ಶಿಗಳು, ನಿರಂತರ ತಾಂತ್ರಿಕ ಶಿಕ್ಷಣ ಕೇಂದ್ರ, ಬೆಂಗಳೂರು ಇವರ ಹೆಸರಿಗೆ ಸಂದಾಯವಾಗುವಂತೆ ಕಳುಹಿಸಿಕೊಡಲು ಸೂಚಿಸಲಾಗಿದೆ.

ಸದರಿ ಅಲ್ಪಾವಧಿ ತರಬೇತಿಗೆ ಹಾಜರಾಗಲು ಇಚ್ಛಿಸುವ ಬೋಧಕ ಸಿಬ್ಬಂದಿ ವರ್ಗದವರು, ತರಬೇತಿಗೆ ಅರ್ಜಿ ಸಲ್ಲಿಸಿ ನೊಂದಾಯಿಸಿಕೊಳ್ಳುವ ಸಲುವಾಗಿ ಪ್ರಾಚಾರ್ಯರಾದ ಶ್ರೀ ಡಿ. ವಿ. ಶ್ರೀನಿವಾಸಮೂರ್ತಿ, ಮೊಬೈಲ್ ಸಂಖ್ಯೆ:9449749248 ಮತ್ತು ಸಿಸಿಟೆಕ್ ಮ್ಯಾನೇಜರ್ ಆದ ಶ್ರೀ ಕೆ.ಎಸ್. ಸುರೇಶ್ ಕುಮಾರ್, ಮೊಬೈಲ್ ಸಂಖ್ಯೆ: 9341015567 / 080-22384631 ಇವರನ್ನು ಸಂಪರ್ಕಿಸಲು ಸೂಚಿಸಲಾಗಿದೆ. (Brochure ಪ್ರತಿ ಲಗತ್ತಿಸಿದೆ)


 ಜಂಟಿ ನಿರ್ದೇಶಕರು(ಸಿಡಿಪಿ)
 10/1/18

ಇವರಿಗೆ: ಪ್ರಾಚಾರ್ಯರು, ಎಸ್.ಜೆ (ಸರ್ಕಾರಿ) ಪಾಲಿಟೆಕ್ನಿಕ್, ಬೆಂಗಳೂರು ಇವರ ಮಾಹಿತಿ ಹಾಗೂ ಮುಂದಿನ ಸೂಕ್ತ ಕ್ರಮಕ್ಕಾಗಿ.

ಪ್ರತಿ,

1. ಸಹಾಯಕ ನಿರ್ದೇಶಕರು/ಅಭಿವೃದ್ಧಿ ಅಧಿಕಾರಿಗಳು (ಸಿಸಿಟೆಕ್), ತಾಂತ್ರಿಕ ಶಿಕ್ಷಣ ನಿರ್ದೇಶನಾಲಯ, ಬೆಂಗಳೂರು ಇವರು ಸದರಿ ತರಬೇತಿ ನಡೆಯುವ ಸಮಯದಲ್ಲಿ ಒಂದು ಅಥವಾ ಎರಡು ಭಾರಿ ಸಂಸ್ಥೆಗೆ ಭೇಟಿ ನೀಡಿ ವರದಿ ಸಲ್ಲಿಸಲು ಸೂಚಿಸಲಾಗಿದೆ.
2. ಎಲ್ಲಾ ಸರ್ಕಾರಿ/ಅನುದಾನಿತ ಪಾಲಿಟೆಕ್ನಿಕ್ ಕಾಲೇಜುಗಳ ಪ್ರಾಚಾರ್ಯರುಗಳಿಗೆ ಮಾಹಿತಿ ಹಾಗೂ ಸೂಕ್ತ ಕ್ರಮಕ್ಕಾಗಿ.
3. ಇ-ಆಡಳಿತ ವಿಭಾಗ, ತಾಂ.ಶಿ.ನಿ, ಬೆಂಗಳೂರು ಇವರಿಗೆ ಡಿ.ಟಿ.ಇ ವೆಬ್‌ಸೈಟ್‌ನಲ್ಲಿ ಪ್ರಕಟಿಸಲು ಸೂಚಿಸಲಾಗಿದೆ.

STTP
On
“VERILOG SIMULAION-LAB”
From,16-01-2018 to 20-01-2018

Registration form

Name:

.....

Designation :

.....

Branch/Department:

.....

Name of polytechnic / Engg. College :

.....

Contact Address:

.....

Ph No:

Email :

Sponsoring Authority

Signature with seal

Registration fee:

Registration fee: Rs ~~2500/-~~ ^{2000/-} Per Participants

Course timing: 10:30 am to 4:30 pm

Course Co-ordinators

Smt. VIJAYALAKSHMI

Selection Grade Lecturer, Electronics and
communication Engg. Dept.

Mob no. 9845017989

email : sjp.cctek@gmail.com

Dr. SURESH KUMAR

Manager –CCTEK

080-22384631

Mob no.9353012269

email : sjp.cctek@gmail.com

Venue:

CCTEK Model Class Room

And E&C-Lab

For Registration Contact:

Principal

D.V.SRINIVASA MURTHY

Mob no. 9449749248

Email: pplsjp@gmail.com

Manager –CCTEK

Dr. SURESH KUMAR

080-22384631

Mob no. 9353012269

email : sjp.cctek@gmail.com

Course coordinators

Smt. VIJAYALAXMI

Selection Grade Lecturer. (E&C Engg). Dept.

Mob no. 9845017989

email : sjp.cctek@gmail.com

Organized by:

CENTRE FOR CONTINUING TECHNICAL

EDUCATION KARNATAKA(C C T E K)

S J GOVERNMENT POLYTECHNIC.

BANGALORE-560001

About the Training Programme

A Short Term Training Programme on “Verilog Simulation Lab” is being organized for the benefit of faculties of Electronics and Commn. Engg. and related Programs of Polytechnic and Engineering colleges in order to learn about the Hardware Description Language and its implementation in the design of Digital circuits and their Simulation using Xilinx Software, This training helps to perform. This training helps to design, simulate and synthesize various Combinational and Sequential Digital Circuits using Verilog Programming.

Course Contents

- Introduction to the basics of H/W description language in detail.
- Understand the various types of Modelling, Modules, Functions of Verilog.
- Design, Simulation and Synthesize of various Digital Combinational and Sequential circuits using Verilog Programming concepts.
- Hands on Experience using Xilinx Software.

About the Institution

Sri Jayachamarajendra (Govt.) Polytechnic, Bengaluru is a premier Technical Institute started in the year 1943 by the Great visionary and statesman Sri. M. Vishweswaraya for providing value based Technical Education.

It is situated on a sprawling campus of about 14 acres of land in the heart of the High- Tech city of Bengaluru and offers 14 courses in various conventional and diversified areas of Engineering and technology.

The Polytechnic is committed to provide quality education, by well qualified and dedicated staff members who are receptive to the changing environment and technology.

It develops good personality, thinking skills and human values in the students to equip them to meet the challenges of the present day world. It also endeavors to maintain gender equality, clean, green and conducive environment in the campus.

About the Department

Electronics and Communication Engineering Department was established in the year 1947. It is one of the oldest Depts. of S. J. P. Department has well equipped laboratories & other infrastructural facilities. Our students are exposed to quality Technical Education in the field of Electronics and Commn Dept. has 10 highly qualified and well experienced faculties & about 04 Lab staff committed themselves for imparting quality technical education.

Government of Karnataka
Department of Technical Education

CENTRE FOR CONTINUING TECHNICAL
EDUCATION KARNATAKA (C C T E K)
S. J. GOVERNMENT POLYTECHNIC,
BENGALURU- 560001

STTP ON

“Verilog Simulation Lab ”

From: 16/01/2018 to 20/01/2018 (one Week)

Faculties of Electronics and Communication
Engineering and Allied Branches from
Polytechnic/ Engineering Colleges are eligible to
attend the Program

Program approved by DTE

For Registration Contact:

Principal

D V Srinivasmurthy

Mob No. 9449749248

Manager- CCTEK

Dr. Suresh Kumar

080-22384631

Mob. No. 9341015567

Organized by:

CENTRE FOR CONTINUING TECHNICAL
EDUCATION KARNATAKA (CCTEK)
S J GOVERNMENT POLYTECHNIC,
BENGALURU- 560001